

GALLIUM NITRIDE COMPOUND SEMICONDUCTOR LIGHT EMITTING ELEMENT AND ITS MANUFACTURING METHOD

Publication number: JP2003133246 (A)

Publication date: 2003-05-09

Inventor(s): ISHIBASHI AKIHIKO; BAN YUZABURO; TAKEISHI HIDEKI; KAMIMURA NOBUYUKI; KUME MASAHIRO; KIDOGUCHI ISAO +

Applicant(s): MATSUSHITA ELECTRIC IND CO LTD +

Classification:

- **international:** H01L21/205; H01L33/06; H01L33/12; H01L33/16; H01L33/20; H01L33/32; H01L33/34; H01L33/40; H01S5/323; H01S5/343; H01L21/02; H01L33/00; H01S5/00; (IPC1-7): H01L21/205; H01L33/00; H01S5/323

- **European:**

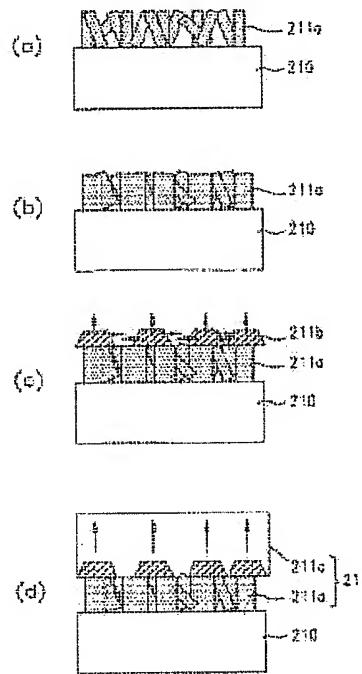
Application number: JP20020228904 20020806

Priority number(s): JP20020228904 20020806; JP19960007058 19960119; JP19960020854 19960207

Abstract of JP 2003133246 (A)

PROBLEM TO BE SOLVED: To provide a gallium nitride semiconductor light emitting element that is superior in electric, optical and crystal structural properties or the like, and its manufacturing method.

SOLUTION: The method for manufacturing the gallium nitride compound semiconductor element comprises a step for forming an aluminum nitride layer having conductivity on the surface of a silicon carbide substrate, whose surface is inclined at a first angle from the (0001) plane toward the [11-20] direction, and a step for forming a gallium nitride compound semiconductor laminated structure on the aluminum nitride layer.



Data supplied from the **espacenet** database — Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-133246

(P2003-133246A)

(43)公開日 平成15年5月9日(2003.5.9)

| | | | |
|--------------------------|-------|---------------|-----------------|
| (51)Int.Cl. ⁷ | 識別記号 | F I | テマコード(参考) |
| H 01 L 21/205 | | H 01 L 21/205 | 5 F 0 4 1 |
| 33/00 | | 33/00 | C 5 F 0 4 5 |
| H 01 S 5/323 | 6 1 0 | H 01 S 5/323 | 6 1 0 5 F 0 7 3 |

審査請求 未請求 請求項の数15 O.L (全17頁)

(21)出願番号 特願2002-228904(P2002-228904)
(62)分割の表示 特願平11-43960の分割
(22)出願日 平成9年1月14日(1997.1.14)

(31)優先権主張番号 特願平8-7058
(32)優先日 平成8年1月19日(1996.1.19)
(33)優先権主張国 日本(JP)
(31)優先権主張番号 特願平8-20854
(32)優先日 平成8年2月7日(1996.2.7)
(33)優先権主張国 日本(JP)

(71)出願人 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72)発明者 石橋 明彦
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72)発明者 伴 雄三郎
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(74)代理人 100097445
弁理士 岩橋 文雄 (外2名)

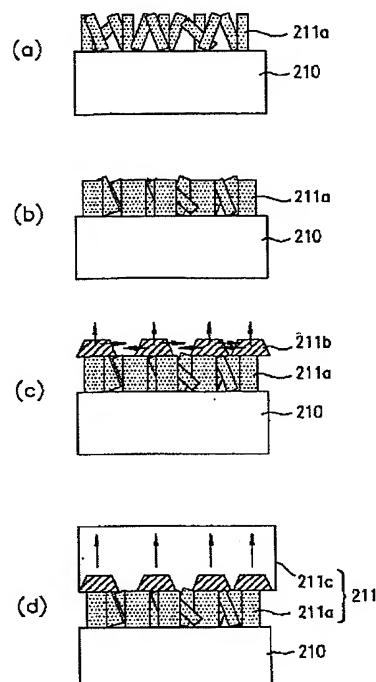
最終頁に続く

(54)【発明の名称】窒化ガリウム系化合物半導体発光素子及び窒化ガリウム系化合物半導体の製造方法

(57)【要約】

【課題】電気的、光学的および結晶構造的等の性質に優れた窒化ガリウム系半導体発光素子およびその製造方法を提供する。

【解決手段】本発明による窒化ガリウム系化合物半導体素子の製造方法は、表面が(0001)面から[11-20]方向に第1の角度で傾斜している炭化珪素基板の該表面に、導電性を有する窒化アルミニウム層を形成する工程と、該窒化アルミニウム層の上部に、窒化ガリウム系化合物半導体積層構造体を形成する工程と、を包含する。



【特許請求の範囲】

【請求項1】 表面が(0001)面から[11-20]方向に第1の角度で傾斜している炭化珪素基板の該表面に、導電性を有する窒化アルミニウム層を形成する工程と、該窒化アルミニウム層の上部に、窒化ガリウム系化合物半導体積層構造体を形成する工程と、を包含する、窒化ガリウム系化合物半導体素子の製造方法。

【請求項2】 前記第1の角度は、約1°から18°までである、請求項1に記載の窒化ガリウム系化合物半導体素子の製造方法。

【請求項3】 前記第1の角度は、約5°から12°までである、請求項1に記載の窒化ガリウム系化合物半導体素子の製造方法。

【請求項4】 前記窒化アルミニウム層を形成する工程は、約800°Cから1200°Cまでの温度で行う、請求項1に記載の窒化ガリウム系化合物半導体素子の製造方法。

【請求項5】 前記窒化アルミニウム層は単結晶からなっている、請求項1に記載の窒化ガリウム系化合物半導体素子の製造方法。

【請求項6】 前記窒化アルミニウム層の上に、窒化ガリウム単結晶層を形成する工程をさらに包含する、請求項1に記載の窒化ガリウム系化合物半導体素子の製造方法。

【請求項7】 前記窒化アルミニウム層中に、不純物としてシリコンがドープされている、請求項1に記載の窒化ガリウム系化合物半導体素子の製造方法。

【請求項8】 表面が(0001)面から[11-20]方向に第1の角度で傾斜している炭化珪素基板と、該炭化珪素基板の表面に形成された導電性を有する窒化アルミニウム層と、該窒化アルミニウム層の上に設けられた、窒化ガリウム系化合物半導体積層構造体と、を備えている、窒化ガリウム系化合物半導体発光素子。

【請求項9】 前記第1の角度は、約1°から18°までである、請求項8に記載の窒化ガリウム系化合物半導体発光素子。

【請求項10】 前記第1の角度は、約5°から12°までである、請求項8に記載の窒化ガリウム系化合物半導体発光素子。

【請求項11】 前記積層構造体の上方に設けられた電極をさらに備えており、該積層構造体と該電極との間に、前記基板の導電型と反対の導電型を有するIn_xGa_{1-x}N(0<x<1)層が設けられている、請求項8に記載の窒化ガリウム系化合物半導体発光素子。

【請求項12】 前記電極は白金から形成されている、請求項8に記載の窒化ガリウム系化合物半導体発光素子。

【請求項13】 基板上に設けられた、Al_xGa_yIn_zN(0≤x<1、0≤y<1、0<z≤1、x+y+z=1)活性層を含む窒化ガリウム系化合物半導体積層

構造体を備えた窒化ガリウム系化合物半導体発光素子の製造方法であって、第1の温度範囲で、該活性層を形成する工程と、該活性層の上に、Inの蒸発を抑制するためのGaNキャップ層を形成する工程と、該第1の温度範囲より高い第2の温度範囲で、該活性層に対して熱処理を行う工程と、を包含する、窒化ガリウム系化合物半導体発光素子の製造方法。

【請求項14】 前記GaNキャップ層の厚さは、約1nm以上10nm以下である、請求項13に記載の窒化ガリウム系化合物半導体発光素子の製造方法。

【請求項15】 前記第1の温度範囲は約500~800°C、前記第2の温度範囲は1000°C以上である、請求項13に記載の窒化ガリウム系化合物半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、青色領域から紫外領域で発光する窒化ガリウム系化合物半導体発光素子、およびこの発光素子に用いられる窒化ガリウム系化合物半導体の製造方法に関する。

【0002】

【従来の技術】青色より短い波長領域で発光する発光素子は、フルカラーディスプレいや、高い密度で記録可能な光ディスク用光源として期待されている。このような発光素子に用いられる半導体として、ZnSe等のII-VI族化合物半導体、SiC、およびGaN等のIII-V族化合物半導体が知られている。これらの半導体に対する研究は盛んになされている。最近、GaNやIn_xGa_{1-x}N(0<x<1、以下InGaNとも略称する)等の化合物半導体を用いて、青色発光ダイオードが実現され、窒化ガリウム系化合物半導体を用いた発光素子は注目されている(特開平7-162038号公報)。

【0003】図19を参照しながら、従来の窒化ガリウム系化合物半導体発光素子を説明する。この発光素子は、サファイア(単結晶Al₂O₃)基板100上に、GaNバッファ層101、n型Al_{1-x}Ga_xN(0<x<1、以下AlGaNとも略称する)クラッド層102、InGaN活性層103、p型Al₁GaNクラッド層104、およびp型GaNコンタクト層105を順次積層した構造を備えている。p型GaNコンタクト層105の上には、p側電極(Au電極)107が形成され、n型Al₁GaNクラッド層102の一部露出部分上に、n側電極(A1電極)108が形成されている。

【0004】以下に、図20(a)~(d)を参照しながら、上記従来の発光素子に用いられる窒化ガリウム系化合物半導体の製造方法を説明する。

【0005】窒化ガリウム系化合物半導体の形成に、一般的に、有機金属気相成長法(MOVPE法)や分子線エピタキシー法(MBEP法)が用いられている。ここでは、例えば、MOVPE法を用いて、窒化ガリウム系化

合物半導体を形成する方法について説明する。

【0006】図20(a)に示されるようなサファイア(単結晶Al₂O₃)基板121を、不図示のMOVPE装置の反応炉に設置した後、600°C程度の温度で、有機金属のトリメチルガリウム(TMG)と、アンモニア(NH₃)を基板121上に供給する。キャリアガスは、水素である。このようにして、多結晶状態のGaN層122aを基板121上に堆積させる。

【0007】次に、GaN多結晶層122aの上に、GaN単結晶層を形成する。図2(b)は、GaN単結晶層の成長シーケンスを示す。以下に、この工程をより詳細に説明する。

【0008】GaN原料であるTMGの供給を停止し、基板121の温度を1000°C程度に昇温した後、再びTMGを基板上に供給する。これによって、図20(b)に示されるように、結晶軸に沿った配向性の高いGaN単結晶の核122bが形成される。このような温度(1000°C)で形成されるGaN単結晶の核122bの粒径の範囲は、約数μm～数百μmである。

【0009】次に、基板温度を1000°Cに維持しながら、TMG、NH₃の供給を続けると、図20(c)に示されるように、GaN単結晶の核122bは、主に2次元的に成長する。これによって、核122bは互いにつながって、図20(d)に示されるように、GaNの単結晶層122cが形成される。GaN多結晶層122aおよびGaN単結晶層122cが、GaNバッファ層122を構成する。

【0010】次に、GaNバッファ層122の上に、MOVPE法によって、不図示の他の窒化ガリウム系半導体層を成長させる。

【0011】上記成長法によると、GaN単結晶層122cは、1000°Cでの1段階の結晶成長で形成される。

【0012】以下に、図21を参照しながら、図19の発光素子の製造方法を説明する。

【0013】図21に示されるように、サファイア基板100上に、上記方法によって、600°CでGaN多結晶層を堆積した後、その上にGaN単結晶層を1000°Cで成長させ、GaNバッファ層101を形成する。

【0014】その後、GaNバッファ層101の上に、窒化ガリウム系化合物半導体積層構造109を成長させる。より詳細に説明すると、まず、1000°Cで、TMA(トリメチルアルミニウム)、TMG(トリメチルガリウム)、SiH₄(モノシリラン)、およびアンモニアを用いて、n型AlGaNクラッド層102を成長する。次に、基板温度を700°Cまでに降温し、TMI(トリメチルインジウム)、TMGおよびNH₃を用いて、InGaN活性層103を成長させる。その後、再び基板温度を1000°Cまでに昇温し、TMA、TMG、Cp2Mg(シクロペンタジエニルマグネシウム)

およびNH₃を用いてp型AlGaNクラッド層104を成長させる。さらに、TMG、Cp2MgおよびNH₃を用いて、p型GaNコンタクト層105を成長させる。

【0015】次に、図19に示されるように、n型AlGaNクラッド層102の一部が露出するまで、InGaN活性層103、p型AlGaNクラッド層104、およびp型GaNコンタクト層105を、プラズマ等を用いて、部分的にドライエッチングする。

【0016】次に、p型GaNコンタクト層105上にp側電極(Au電極)107を形成し、n型AlGaNクラッド層102の一部露出部分上にn側電極(A1電極)108を形成する。

【0017】

【発明が解決しようとする課題】上記従来技術において、サファイア基板上に、1段階(1000°C)の結晶成長で、GaNバッファ層101を構成するGaN単結晶層を成長する方法では、GaN単結晶層の高品質を図れない。すなわち、GaN単結晶層の電気的、光学的および結晶構造的等のすべての性質を良好にすることはできない。

【0018】その理由は、次のようである。上記従来の方法によると、比較的高い温度(1000°C)で、GaN多結晶層122aの上にGaN単結晶の核122bを形成するので、図20(c)に示されるように、GaN単結晶の核122bの配向性にばらつきを生じる。このため、最終的に得られるGaN単結晶層122cの構造は、図20(d)に示されるように、幾つかの異なる配向性を持った領域に分かれてしまう。

【0019】このように、GaN単結晶層122cの構造が異なる配向性を持った複数の領域に分かれているので、GaN単結晶層122cとその上に形成される他の半導体単結晶層との界面に多数の欠陥が存在する。これらの欠陥において、電子やホールの非発光再結合が起こり、注入電流密度の高い発光素子を製造するのが困難である。

【0020】また、従来では、窒化物系化合物半導体発光素子の基板として用いられたサファイア基板は絶縁性であるため、図19に示されるように、n型AlGaNクラッド層102、InGaN活性層103、p型AlGaNクラッド層104、およびp型GaNコンタクト層105を、部分的にエッチング除去して、一部が露出しているn型AlGaNクラッド層102上に、n側電極108を形成する工程が必要であった。

【0021】本発明は、上記事情に鑑みてなされたものであって、その目的とするところは、(1)電気的、光学的および結晶構造的等の性質に優れた窒化ガリウム系半導体の製造方法を提供すること、および(2)n側電極を形成するための半導体積層構造の一部をエッチング除去する工程が不要であり、動作電圧の小さな窒化ガリウム

系半導体発光素子を提供することにある。

【0022】

【課題を解決するための手段】本発明による窒化ガリウム系化合物半導体素子の製造方法は、表面が(0001)面から[11-20]方向に第1の角度で傾斜している炭化珪素基板の該表面に、導電性を有する窒化アルミニウム層を形成する工程と、該窒化アルミニウム層の上部に、窒化ガリウム系化合物半導体積層構造体を形成する工程と、を包含しており、そのことにより上記目的が達成される。

【0023】ある実施形態では、前記第1の角度は、約1°から18°までである。

【0024】ある実施形態では、前記第1の角度は、約5°から12°までである。

【0025】ある実施形態では、前記窒化アルミニウム層を形成する工程は、約800°Cから1200°Cまでの温度で行う。

【0026】ある実施形態では、前記窒化アルミニウム層は単結晶からなっている。

【0027】ある実施形態では、前記窒化アルミニウム層の上に、窒化ガリウム単結晶層を形成する工程をさらに包含する。

【0028】ある実施形態では、前記窒化アルミニウム層中に、不純物としてシリコンがドープされている。

【0029】本発明による窒化ガリウム系化合物半導体発光素子は、表面が(0001)面から[11-20]方向に第1の角度で傾斜している炭化珪素基板と、該炭化珪素基板の表面に形成された導電性を有する窒化アルミニウム層と、該窒化アルミニウム層の上に設けられた、窒化ガリウム系化合物半導体積層構造体と、を備えており、そのことにより上記目的が達成される。

【0030】ある実施形態では、前記第1の角度は、約1°から18°までである。

【0031】ある実施形態では、前記第1の角度は、約5°から12°までである。

【0032】ある実施形態では、前記積層構造体の上方に設けられた電極をさらに備えており、該積層構造体と該電極との間に、前記基板の導電型と反対の導電型を有するIn_xGaN_{1-x}N(0 < x < 1)層が設けられている。

【0033】ある実施形態では、前記電極は白金から形成されている。

【0034】本発明による他の窒化ガリウム系化合物半導体発光素子の製造方法は、基板上に設けられた、Al_xG_yIn_zN(0 ≤ x < 1, 0 ≤ y < 1, 0 < z ≤ 1, x + y + z = 1)活性層を含む窒化ガリウム系化合物半導体積層構造体を備えた窒化ガリウム系化合物半導体発光素子の製造方法であって、第1の温度範囲で、該活性層を形成する工程と、該活性層の上に、In_xNの蒸発を抑制するためのGaNキャップ層を形成する工程と、

該第1の温度範囲より高い第2の温度範囲で、該活性層に対して熱処理を行う工程と、を包含しており、そのことにより上記目的が達成される。

【0035】ある実施形態では、前記GaNキャップ層の厚さは、約1nm以上10nm以下である。

【0036】ある実施形態では、前記第1の温度範囲は約500~800°C、前記第2の温度範囲は1000°C以上である。

【0037】

10 【発明の実施の形態】以下に、本発明の実施形態を詳細に説明する。なお、本願明細書において、「窒化ガリウム系化合物半導体」とは、窒化ガリウム(GaN)のGaが部分的に他のIII族元素に置き換えられた半導体、例えば、In_sGa_{1-s}N(0 ≤ s < 1)およびAl_tGa_{1-t}N(0 ≤ t < 1)を含み、各構成原子の一部がドーパント原子等に置き換えられた半導体や、他の不純物が添加された半導体をも含むものとする。In_sGa_{1-s}NおよびAl_tGa_{1-t}Nは、それぞれ「InGaN」および「AlGaN」とも略称する。

20 【0038】また、本明細書では、「半導体発光素子」は、発光ダイオードや半導体レーザを含む。

【0039】(第1の実施形態) 図1および図2を参照しながら、本発明による窒化ガリウム系化合物半導体の製造方法を説明する。より詳細にいえば、サファイア基板上にGaN単結晶層を形成する方法を説明する。なお、本実施形態では、結晶層の形成に有機金属気相成長法(MOVPE法)を用いる。

30 【0040】図1(a)~(d)は、本発明によるGaN単結晶層の成長方法を示す断面図である。図2(a)は、GaN単結晶層の成長シーケンスを示す。

【0041】まず、結晶成長を行うため、サファイア(単結晶Al₂O₃)C面基板10を不図示のMOVPE装置の反応炉内のセプター上に設置し、真空排気した後、70Torrの水素雰囲気において、1050°Cで15分間加熱することによって、基板10の表面に対してクリーニング処理を施す。

【0042】次に、図2(a)に示されるように、基板を600°C程度まで冷却した後、トリメチルガリウム(TMGA)を20μモル/分、アンモニアを2.5L/分、およびキャリア水素を2L/分程度供給して、図1(a)に示されるような多結晶状態のGaN層(GaN多結晶層)11aを50nm堆積させる。GaN多結晶層11aを堆積する温度範囲(第1の温度範囲)は、500~600°C程度であることが好ましい。

【0043】次に、GaN多結晶層11a上に良好なGaN単結晶層を形成するために、下記のような3段階の結晶成長工程を行う。

【0044】第1段階は、GaN単結晶の核層を形成する工程である。TMGの供給のみを停止し、基板温度を950°C程度まで昇温した後、図1(b)に示されるよ

うに、TMGを20μモル／分供給し、GaN単結晶の核層11bを堆積させる。950℃でのGaN単結晶の核層11bの形成時間は、約3分である。GaN単結晶の核層11bを形成する温度範囲（第2の温度範囲）は、700℃以上、1000℃以下であることが好ましい。700℃より低いと、アンモニアは十分に分解できない。1000℃より高いと、GaN多結晶層11aの単結晶化が進み、GaN多結晶層11aの表面に凹凸が形成してしまう。このため、GaN多結晶層11aの上に、表面の平坦性が高いGaN単結晶の核層11bが成長できない。このことについて、以下により詳細に説明する。本発明によって形成されるGaN単結晶の核層11bの結晶粒径の範囲は、約数μm～数百μmである。

【0045】次に、第2段階の結晶成長を行う。この工程において、上記第1段階に続いて、TMGを供給しながら基板温度を950℃から1050℃程度まで（第3の温度範囲）昇温（昇温時間：2分）し、この温度を3分間維持する。

【0046】次に、第3段階の結晶成長を行う。この工程において、上記第2段階に続いて、TMGを供給しながら基板温度を1050℃から1090℃程度まで（第4の温度範囲）昇温し（昇温時間：2分）、この温度を約60分間維持する。

【0047】上記第2および第3段階の工程によって、第1段階で形成されたGaN単結晶の核層11bは、図1(d)に示されるように、GaN単結晶層11cに成長する。GaN単結晶層11cの厚さは、0.1μm以上5μm以下程度である。よい結晶性を得るために、第2および第3段階の成長温度（1050℃および1090℃）を、1000℃以上、1200℃以下に設定することが好ましい。

【0048】最後に、TMGの供給のみを停止し、アンモニアと水素の混合雰囲気で、基板を室温まで冷却する。

【0049】上記のように、GaN多結晶層11a上に、GaN単結晶層11cが形成される。GaN多結晶層11aおよびGaN単結晶層11cが、GaNバッファ層11を構成する。このGaNバッファ層11の上に、発光するための窒化ガリウム系半導体積層構造体が堆積される。本実施形態において、バッファ層11を構成する多結晶層としてGaNが用いられるが、GaNの代わりに、Al_xGa_{1-x}N (0 < x ≤ 1) が用いられてもよい。

【0050】本発明の重要な点は、GaN単結晶層11cを形成するのに、複数段階（3段階）の成長工程で結晶成長を行うことにある。これによって、高い品質のGaN単結晶層11cが得られる。

【0051】GaN単結晶層11cの形成機構について、以下に、より詳細に説明する。

【0052】本発明によると、GaN多結晶層11a上

に、上記第1段階において、比較的低い温度、すなわち1000℃より低い温度（950℃）で、GaN単結晶の核層11bを堆積させる。このような低い堆積温度を用いることによって、GaN単結晶の核層11bの核は、大きさが小さく、基板全面に緻密に形成できる。このため、GaN単結晶の核層11bの表面の平坦性が上がる。また、堆積温度が低いため、GaN単結晶の核層11bの結晶の配向性は低く、多方向に向いている。

【0053】上記第2段階（1050℃）において、GaN単結晶の核層11bの核のうち、基板10の表面の配向性を持った核は、図1(c)に示されるように、特に、基板10の表面に平行な方向に2次元的に大きく成長する。この結果、隣接する配向性の低い核も取り込まれて、核が基板10の表面に平行な方向に2次元的につながって、配向性の高いGaN単結晶の核層が形成される。すなわち、様々な方向にランダムに配向していたGaN単結晶の核層11bの核結晶が、基板10の表面に平行な方向に沿って、同一の方向に配向するように成長する。

【0054】上記第3段階において、より高い温度（1090℃）で結晶成長を進行させると、図1(d)に示されるように、基板10の表面に平行な方向において配向性の高いGaN単結晶の核層11cは、基板10の表面に垂直な方向に成長する。すなわち、基板10の表面の配向性に沿って、C軸に強く配向したGaN単結晶層11cが、基板10上の広い範囲で形成される。このように形成されたGaN単結晶層11cは、高い表面平坦性を有する。

【0055】本実施形態によって形成されるGaN単結晶層11cの結晶性を評価するために、2結晶X線回折における回折ピーク半値全幅を測定した。GaN単結晶層11cの結晶は、3分という半値全幅を示す。一方、従来の1段階（1000℃）の結晶成長法によって形成されるGaN単結晶層の結晶は、5分という高い値の半値全幅を有する。このことから、本実施形態によると、結晶性に優れた良好なGaN単結晶層が得られることが分かる。

【0056】さらに、光学顕微鏡を用いて、本実施形態によって形成されるGaN単結晶層11cの表面の写真を撮って、その平坦性について調べた。その結果は、図3(a)および(b)に示されている。図3(c)および(d)は、比較例として、従来技術によって得られたGaN単結晶層の表面状態を示す。図3(a)および(c)は、GaN単結晶層の平面図である。図3(b)および(d)は、それぞれ図3(a)および(c)の線3B-3Bおよび線3D-3Dに沿った断面の状態を示す。

【0057】従来技術によると、GaN単結晶層の表面において、ほぼ発光素子サイズの300μmの距離の範囲で、凹凸が観測される（図3(c)）。また、図3

(d) から分かるように、GaN単結晶層の表面のラフネスは、およそ100オングストロームである。GaN単結晶層の表面の平坦性が悪いため、その上に急峻な界面を有する窒化ガリウム系半導体多層膜を堆積させるのは困難である。

【0058】これに対して、本実施形態によると、図3(a)に示されるように、均一で平坦な表面を有するGaN単結晶層が得られる。また、図3(b)から分かるように、本実施形態によって得られたGaN単結晶層11cに対して、表面凹凸を検出できない。測定に用いた光学顕微鏡の調査限界は50オングストロームであるため、本実施形態によって得られたGaN単結晶層11cの表面のラフネスは、50オングストローム以下であると推定した。本実施形態によると、GaN単結晶層11cの表面は優れた平坦性を示すので、その上に、良好な結晶性および急峻な界面を有する窒化ガリウム系半導体多層膜を形成することができる。

【0059】本実施形態によって得られるGaN単結晶層11cの上に、MOVPE法によって、InGaN層を含む窒化ガリウム系半導体多層膜を堆積し、その室温フォトルミネッセンスを観測した。観測結果は、図4(a)に示される。図4(a)から分かるように、410nm付近に、バンド端発光のみが現れている。このことは、高い品質を有する窒化ガリウム系半導体多層膜が形成されていることを示す。

【0060】図4(b)は、従来技術によってGaN単結晶層を形成し、その上に、InGaN層を含む窒化ガリウム系半導体多層膜を堆積した場合、室温フォトルミネッセンスを観測した結果を示す。この図から分かるように、410nm付近のバンド端発光に加え、550nm付近に欠陥に起因すると考えられる深い準位からの発光が観測される。これは、InGaN層の品質が低下したためである。

【0061】(第2の実施形態)図5および6を参照しながら、本発明の第2の実施形態として、SiC基板210上にGaN単結晶層を形成する方法を説明する。

【0062】本実施形態において、基板210の材料として、6H構造を有するSiCが用いられている。SiC基板210は、窒素がドープされており、n型導電型を有する。SiC基板210は、(0001)面から3.5度程度[11-20]方向に傾斜している。本願明細書において、このような基板を「傾斜基板」または「オフ基板」(misoriented substrate)と称する。

【0063】また、本実施形態では、基板210上に、GaN単結晶層を形成するための多結晶層の堆積に、電子サイクロトロン共鳴CVD法(ECR-CVD法)または電子サイクロトロン共鳴スパッタ法(ECRスパッタ法)を用いる。なお、多結晶層を形成する材料として、AlNを用いる。

【0064】図5(a)～(d)は、本発明によるGaN

N単結晶層の成長方法を示す断面図である。図6は、GaN単結晶層の成長シーケンスを示す。

【0065】まず、結晶成長を行うため、炭化珪素基板210を不図示のECR-CVDまたはECRスパッタ装置の反応炉内のサセプター上に設置し、真空排気した後、70Torrの水素雰囲気において、1050℃で15分間加熱することによって、基板210の表面に対してクリーニング処理を施す。

【0066】次に、図6に示されるように、基板210を200℃程度まで冷却した後、固体A1(純度6N)と窒素ガスとをECR-CVDまたはECRスパッタの反応炉内に供給する。ECR-CVDまたはECRスパッタの反応炉内の圧力は、 1×10^{-3} Torrである。次に、2.45GHz、500Wのマイクロ波をかけ、図5(a)に示されるように、多結晶状態のAlN層(A1N多結晶層)211aを50nm程度堆積させる。このように得られるA1N多結晶層211aの結晶粒子のサイズの範囲は、数Å～数千Å程度である。

【0067】次に、A1N多結晶層211aを堆積した基板210を、MOVPE装置の反応炉内に設置し、アンモニアと水素の混合雰囲気中で1000℃程度で10分間熟処理する。GaN多結晶層211aの導電性を高めるために、熟処理の温度を約800℃以上1200℃以下に設定するのが好ましい。この処理によって、図5(b)に示されるように、A1N多結晶層211aのC軸配向性を向上させる。

【0068】次に、A1N多結晶層211a上に良好なGaN単結晶層を形成するために、第1の実施形態で説明した3段階の結晶成長工程とほぼ同様な工程を行う。より詳細に説明すると、次のようである。

【0069】第1段階において、基板温度を1000℃に維持し、水素ガスをキャリアガスとして、TMGとアンモニアを供給する。これにより、図5(c)に示されるように、A1N多結晶層211aの上に、C軸配向性の強いGaN単結晶の核層211bを形成する。GaN単結晶の核層211bの形成時間は、約2分である。

【0070】第2段階において、基板温度を1050℃程度まで昇温し、GaN多結晶層211aを成長させる。第3段階において、基板温度を1090℃程度まで昇温し、GaN多結晶層211aをさらに成長させ、図5(d)に示されるように、GaN単結晶層211c(厚さ: 0.1μm～5μm程度)が形成される。第2段階および第3段階におけるMOVPE法による他の結晶成長条件は、第1の実施形態のそれと同様である。

【0071】A1N多結晶層211aおよびGaN単結晶層211cが、バッファ層211を構成する。このバッファ層211の上に、発光するための窒化ガリウム系半導体積層構造が堆積される。

【0072】ECR-CVDまたはECRスパッタ法を用いて、A1N多結晶層211aを堆積させるのは、次

の利点を有する。E C R-C V DまたはE C Rスパッタ法によると、A 1 N多結晶層2 1 1 aを2 0 0 °Cという低い温度で堆積できる。一方、M O V P E法によると、窒素の原料であるアンモニアが分解しないため、A 1 N多結晶層は2 0 0 °Cでは堆積できない。

【0073】本実施形態において、E C R-C V DまたはE C Rスパッタ法を用いて、A 1 N多結晶層2 1 1 aを2 0 0 °C程度の温度で形成するので、A 1 N多結晶層2 1 1 aの結晶粒子のサイズ(数Å～数千Å)が小さい。このような小さなサイズを有する結晶粒子に対して熱処理を行い、A 1 N多結晶層2 1 1 aの配向性を向上させることによって、A 1 N多結晶層2 1 1 aの上に、高い密度および高い配向性を有するG a N単結晶の核を形成できる。一方、M O V P E法による温度(6 0 0 °C程度)で堆積したA 1 N多結晶層を用いた場合は、上記E C R-C V DまたはE C Rスパッタ法を用いる場合に比べて、A 1 N多結晶層の上に、高い密度および高い配向性を有するG a N単結晶の核を形成するのが困難である。本発明によると、約1 5 0 ～2 5 0 °Cの範囲の温度であれば、多結晶層として十分に機能するA 1 N多結晶層2 1 1 aが堆積できる。上記説明では、基板として炭化珪素が用いられているが、炭化珪素の代わりに、サファイアが用いられてもよい。

【0074】本実施形態によって形成されたG a N単結晶層2 1 1 cの結晶性を評価するために、2結晶X線回折における回折ピーク半値全幅を測定した。G a N単結晶層2 1 1 cは、3分という2結晶X線回折の半値全幅を示す。このことから、本実施形態によって、表面がきわめて平坦で高い品質のG a N単結晶層2 1 1 cが得られることがわかる。

【0075】以下に、基板2 1 0として、S i C傾斜基板を用いる理由について説明する。本実施形態では、(0 0 0 1)面から[1 1 - 2 0]方向に3. 5度傾斜するように研磨したn型S i C基板が用いられている。これによって、S i C基板上に、特にA 1 G a N混晶を堆積する場合、A 1 G a N混晶の表面の平坦性が向上する。なお、(0 0 0 1)面から[1 - 1 0 0]方向に3. 5度傾斜するように研磨したn型S i C基板を用いても、上記と同様な効果が得られる。

【0076】図7は、S i C傾斜基板上に堆積されたA 1 G a N層の表面のラフネスと、A 1 G a N中のA 1の組成との関係を示す。横軸は、A 1 G a N中のA 1の組成を示し、縦軸は、A 1 G a N層の表面のラフネスを示す。図7において、点線は、(0 0 0 1)ジャスト基板を用いた場合を示す。本願明細書において、「(0 0 0 1)ジャスト基板」とは、(0 0 0 1)面からいずれの方向にも傾斜していない基板を指す。図7における実線は、(0 0 0 1)面から[1 1 - 2 0]方向に3. 5度傾斜している基板を用いた場合を示す。縦軸に対応する値が大きくなればなるほど、A 1 G a Nの表面のラフネ

スが大きくなり、表面の平坦性に欠けることを示す。図7から分かるように、傾斜基板を用いる場合、A 1の組成が3 0 %程度までに大きくなても、A 1 G a N層の表面の平坦性は劣らない。

【0077】図8は、A 1 G a N層の表面ラフネスと基板の傾斜角度との関係を示す。A 1 G a N層の表面ラフネスは、横軸に示される。傾斜角度は、基板が(0 0 0 1)面から[1 1 - 2 0]方向に傾斜する角度を指し、図8の縦軸に示される。

【0078】図8に示されるように、A 1 G a Nの表面ラフネスは、傾斜角度が高くなるに従って小さくなる。図8から分かるように、傾斜角度が約1度から18度までの範囲で、A 1 G a N層の表面は、平坦性が保たれる。

【0079】基板の傾斜角度が約5度から15度までの範囲で、以下に説明するA 1 G a Nへのp型ドーパントの取り込まれ率も向上する。

【0080】p型A 1 G a N層を作製する際、(0 0 0 1)ジャスト基板が用いられる場合、A 1組成の増加とともに、p型ドーパントであるM gの取り込まれ率が低下し、素子の抵抗が高くなるということが本願発明者によってわかった。本実施形態によると、傾斜基板を用いることによって上記問題は解決できる。

【0081】図9は、炭化珪素傾斜基板を用いる場合の、ドーパントであるM gのA 1 G a N層への取り込まれ率とA 1 G a NのA 1組成との関係を示す。横軸は、A 1 G a NのA 1組成を示し、縦軸は、M gのA 1 G a N層への取り込まれ率を示す。図9に示されるように、傾斜基板を用いる場合のA 1 G a NへのM gの取り込まれ率は、ジャスト基板を用いる場合のA 1 G a NへのM gの取り込まれ率より高い。

【0082】さらに、図9から分かるように、A 1組成が増加するに従って、ジャスト基板を用いる場合のM gの取り込まれ率は低下するが、傾斜基板を用いる場合のM gの取り込まれ率は低下しない。この傾向は、ドーパントにM gを用いた場合に限らず、ドーパントとして、Z n、C、C aを用いても同様である。

【0083】このように、本実施形態によると、窒化ガリウム系半導体中のp型ドーパントの濃度を高くできるので、発光素子の動作電圧を低減することが可能となる。

【0084】本実施形態では、傾斜基板が用いられているが、その代わり、(0 0 0 1)ジャスト基板が用いられてもよい。この場合、バッファ層を構成する多結晶層としてn型A 1 N層を用いることによって、抵抗を小さくし、発光素子の動作電圧を低減できる。

【0085】傾斜基板を用いるもう1つの利点として、基板上に形成されるI n G a N活性層付近での結晶欠陥が低減できる。

【0086】図10(a)は、(0 0 0 1)ジャスト炭

化珪素基板上に形成されたInGaN/GaN/A1N多層膜の断面を示すTEM(透過形電子顕微鏡、transmission electron microscopy)写真である。図10(b)は、(0001)面から3.5度で[11-20]方向に傾斜する炭化珪素基板上に形成されたInGaN/GaN/A1N多層膜の断面を示すTEM写真である。

【0087】図10(a)に示されるように、ジャスト基板が用いられる場合、GaN膜中の結晶欠陥部分(枝状の模様)は、基板の表面に垂直な方向(C軸方向)に沿って存在し、InGaN層まで至っている。一方、図10(b)に示されるように、傾斜基板が用いられる場合、GaN膜中の結晶欠陥部分は、C軸方向に垂直な方向に曲がるように存在する。このため、InGaN層付近における欠陥の量が低減される。これは、傾斜基板の表面のステップによって、結晶の格子緩和が起こるからであると考えられる。

【0088】第1および第2の実施形態で説明した窒化ガリウム系化合物半導体の製造方法は、発光素子の製造に限定されることなく、受光素子の製造にも適用できる。

【0089】(第3の実施形態)図11および12を参考しながら、上記第1および第2の実施形態で説明した窒化ガリウム系化合物半導体の製造方法を用いて、窒化ガリウム系化合物半導体発光素子の製造方法を説明する。本実施形態において、基板の材料として、サファイアが用いられている。なお、結晶層の形成にMOVPE法を用いる。図12は、結晶層の成長シーケンスを示す。

【0090】まず、結晶成長を行うため、サファイア(単結晶Al₂O₃)C面基板10を不図示のMOVPE装置の反応炉内のサセプター上に設置し、真空排気した後、70Torrの水素雰囲気において、1050°Cで15分間加熱することによって、基板10の表面に対してクリーニング処理を施す(図12の(1))。

【0091】次に、基板10を600°Cまで冷却した後、アンモニアを2.5L/分の流量で1分供給し、基板10の表面を窒化する(図12の(2))。その後、図11に示されるように、トリメチルガリウム(TMGA)を20μモル/分、アンモニアを2.5L/分、およびキャリア水素を2L/分程度供給して、多結晶状態のGaN層(GaN多結晶層)11aを50nm程度堆積させる(図12の(3))。

【0092】次に、GaN多結晶層11a上に良好なGaN単結晶層を形成するために、上記第1および第2の実施形態で説明した3段階の結晶成長工程を行う(図12の(4))。すなわち、TMGの供給のみを停止し、基板温度を950°Cまで昇温した後、TMGを20μモル/分供給し、GaN単結晶の核層を堆積させる(第1段階)。次に、TMGを供給しながら基板温度を950°C

から1050°Cおよび1090°C程度まで段階的に昇温して、GaN単結晶層11cを成長する(第2および第3段階)。GaN多結晶層11aおよびGaN単結晶層11cが、図11に示されるGaNバッファ層11を構成する。

【0093】次に、モノシリラン(水素ベース50ppm)を10cc/分、トリメチルアルミニウム(TMA)を2μモル/分追加して供給し、n型A1GaNクラッド層12を堆積させる(図12の(5))。

10 【0094】次に、TMG、TMAおよびモノシリランの供給のみを停止し、アンモニアと水素の混合雰囲気中で、基板温度を700°Cに降温して基板温度が一定になった後、トリメチルインジウム(TMI)を200μモル/分、TMGを20μモル/分供給して、InGaN混晶からなる活性層13を10nm堆積させる(図12の(6))。InGaN活性層13を形成する温度の範囲は、500°C以上800°C以下であればよい。活性層は、A_{1-x}G_xN(0≤x<1、0≤y<1、0<z≤1、x+y+z=1)から形成されてもよい。

20 【0095】次に、TMIの供給のみを停止し、TMGとアンモニアとの流量をそのまま維持し、アンドープGaNキャップ層(InGaN活性層の蒸発抑制層)30を1nm程度堆積させる(図12の(7))。このとき、TMGの流量を変化させてもよい。

【0096】次に、TMGの供給も停止し、アンモニアと水素の混合雰囲気で、基板温度を1000~1090°C程度まで昇温し、10分間熱処理を行う(図12の(8))。

30 【0097】次に、TMA、TMGを上記の流量と同じ流量で、さらにシクロペンタジエニルマグネシウム(Cp2Mg)を0.1μモル/分供給して、p型A1GaNクラッド層14を堆積させる(図12の(9))。その後、TMAの供給のみを停止し、p型GaNコンタクト層15を堆積させる(図12の(10))。次に、TMGおよびCp2Mgの供給を停止し、基板温度を600°Cに降温した後、再びTMG、TMIおよびCp2Mgを供給して、p型In_xGa_{1-x}N(0<x<1)からなる中間層31(厚さ:0.01μm~1μm程度)を堆積させる(図12の(11))。p型InGaN中間層31のバンドギャップが小さいので、p型InGaN中間層31とその上に形成されるp型電極(Pt)との間のショットキーボークを低減することができ、大幅に抵抗を低減することができる。

40 【0098】次に、アンモニアと水素の混合雰囲気で、基板を500°Cまで冷却した後、アンモニアの供給を停止し、水素雰囲気中で5分間熱処理を行う(図12の(12))。

【0099】最後に、公知の技術を用いて、n型A1GaNクラッド層12、InGaN活性層13、アンドープGaNキャップ層30、p型A1GaNクラッド層14

4、p型GaNコンタクト層15、およびp型InGaN中間層31を、部分的にエッチング除去して、一部が露出しているn型AlGaNクラッド層12上に、n型電極(A1)18を形成する。また、p型InGaN中間層31上に、p側電極(Pt)17を形成する。

【0100】図13(a)に示されるように、InGaN活性層13とp型AlGaNクラッド層14との間にp型GaNガイド層33、InGaN活性層13とn型AlGaNクラッド層12との間にn型GaNガイド層32が形成されてもよい。

【0101】以下に、アンドープGaNキャップ層30を形成する理由を説明する。

【0102】InGaN活性層13上にアンドープGaNキャップ層30を設けることによって、InGaN活性層13から蒸気圧の数桁高いInが再蒸発することを抑制することができる。本実施形態のように、InGaN活性層13の堆積温度と同じ温度、すなわち、700°CでアンドープGaNキャップ層30を数原子層(1nm程度)堆積することによって、図13(a)に示されるように、急峻な活性層/ガイド層界面が実現できる。

【0103】図13(b)は、従来によるアンドープGaNキャップ層30が形成されていない場合の、InGaN活性層103と、InGaN活性層103を挟むn型ガイド層132およびp型ガイド層133との断面を示す。図13(b)に示されるように、InGaN活性層103とp型GaNガイド層133との間の界面は、急峻な界面ではなく、平坦性を欠いている。

【0104】さらに、アンドープGaNキャップ層30を形成することによって、Inを効果的にInGaN活性層中に混入させることができる。InGaN活性層13は、700°Cという低い温度で堆積するので、InGaN活性層13の配向性等の結晶性が悪い。本実施形態のように、700°Cの低温でIn再蒸発抑制層(アンドープGaNキャップ層)30をInGaN活性層13上に設けることによって、基板温度を1090°Cに昇温し、InGaN活性層13に対して充分に熱処理を行うことができる。これによって、InGaN活性層13の配向性を向上できる。

【0105】図14は、InGaN活性層13の室温フォトルミネッセンス強度と、InGaN活性層13に対する熱処理時間との関係を示す。熱処理時間の増加に伴って、発光強度は約1桁増大し、発光効率が著しく向上することが確認される。

【0106】上記説明では、図15(a)に示されるように、500~800°C程度の温度で、アンドープGaNキャップ層30を形成した(⑦)後、一旦TMGの供給を停止し、すなわち、結晶成長を停止してから、基板温度を1000~1090°C程度まで昇温し熱処理を行った。この代わりに、図15(b)に示されるように、500~800°C程度の温度で、InGaN活性層13

を形成した(⑨)後、TMIのみの供給を停止すると同時に、基板温度を1000~1090°Cまで昇温してもよい。すなわち、昇温しながらアンドープGaNキャップ層30を成長させる。

【0107】アンドープGaNキャップ層30の厚さは、10nm以下であればよい。アンドープGaNキャップ層30の厚さのより好ましい範囲は、1~3nm程度である。アンドープGaNキャップ層30の厚さが小さすぎる(1nm以下)と、十分にInの蒸発を抑制できない。アンドープGaNキャップ層30の厚さが大きすぎる(3nm)と、デバイスの直列抵抗が高くなり、発光を得るために、十分な電流が供給できない。なお、GaNキャップ層30は、InがInGaN活性層13からの蒸発を抑制することさえできれば、不純物でドープされていてもよい。

【0108】(第4の実施形態)以下に、図16を参照しながら、第4の実施形態として窒化ガリウム系化合物半導体発光素子を説明する。本実施形態では、基板410の材料として、サファイアを用いずに、6H構造を有する炭化珪素(SiC)が用いられている。SiC基板410は、窒素がドープされており、n型導電型を有する。SiC基板410は、(0001)面から3.5度で[11-20]方向に傾斜している。SiC基板410は、(0001)面から[1-100]方向に3.5度傾斜していても、同様な効果が得られる。

【0109】図16は、本実施形態の半導体発光素子の断面を模式的に示す。この半導体発光素子は、図16に示されるように、炭化珪素基板410と、基板410の上に形成されたAlNバッファ層411と、バッファ層411の上に設けられた半導体積層構造体419と、半導体積層構造体419上に形成されたp型InGaN中間層31と、発光に必要な電流(駆動電流)を供給するための一対の電極417および418を備えている。

【0110】半導体積層構造体419は、バッファ層411に近い側から順番に、n型AlGaNクラッド層12、n型GaNガイド層32、InGaN活性層13、p型GaNガイド層33、p型AlGaNクラッド層14、およびp型GaNコンタクト層15を含んでいる。

【0111】次に、上記窒化ガリウム系化合物半導体発光素子の製造方法を説明する。本実施形態において、バッファ層411が良好な導電性を有するように、上記第1および第2の実施形態で説明したバッファ層の形成方法と異なる方法でバッファ層411を堆積させる。本実施形態では、基板410上に、半導体結晶層の堆積に有機金属気相成長法(MOVPE法)を用いる。

【0112】まず、結晶成長を行うため、6H炭化珪素基板410を不図示のMOVPE装置の反応炉内のセラブター上に設置し、真空排気した後、70Torrの水素雰囲気において、1050°Cで15分間加熱することによって、基板410の表面に対してクリーニング処理

を施す。

【0113】次に、基板温度を1000°Cまで降温した後、アンモニアを2.5L/分の流量で1分供給し、基板410の表面を窒化する。その後、図16に示されるように、トリメチルアルミニウム(TMA)を10μモル/分、アンモニアを2.5L/分、モノシラン(水素ベース50ppm)を10cc/分、およびキャリア水素を2L/分程度供給して、n型AlNバッファ層411を200nm程度堆積させる。

【0114】バッファ層411をn型にすることによって、基板410の裏面にn側電極を設けても、電気抵抗は高くならない。なお、n型AlNバッファ層411は、1000°C程度の高温で堆積したので、結晶欠陥が少なくほぼ単結晶となっており、良好な導電性を有する。n型AlNバッファ層411を堆積させる温度の好ましい範囲は、800°C以上1200°C以下である。堆積温度が800°Cより低いと、n型AlNバッファ層411の配向性が悪くなり、よい結晶性が得られない。堆積温度が1200°Cより高いと、A1およびNの再蒸発に起因して、n型AlNバッファ層411の結晶性が劣る。

【0115】AlNバッファ層411の上に、第2の実施形態で説明した方法を用いて、GaN単結晶層を形成してもよい。この場合、AlNバッファ層とGaN単結晶層とがバッファ層411を構成する。

【0116】次に、トリメチルアルミニウム(TMA)の供給量を2μモル/分に変更すると同時に、モノシラン(水素ベース50ppm)を10cc/分、トリメチルガリウム(TMGS)を20μモル/分追加して供給し、n型AlGaNクラッド層12を堆積させる。

【0117】次に、TMAの供給のみを停止し、n型GaNガイド層32を堆積させる。その後、TMGS、モノシランの供給のみを停止し、アンモニアと水素の混合雰囲気中で、基板温度を700°Cに降温して、基板温度が一定になった後、トリメチルインジウム(TMI)を200μモル/分、TMGSを20μモル/分供給して、InGaN混晶からなる活性層13を10nm堆積させる。InGaN活性層13を形成する温度の範囲は、500°C以上800°C以下であればよい。活性層は、 $A_1 \times G_a, I_n, N (0 < x < 1, 0 \leq y < 1, 0 < z \leq 1, x + y + z = 1)$ から形成されてもよい。

【0118】次に、TMIの供給のみを停止し、TMGSとアンモニアとの流量をそのまま維持し、アンドープGaNキャップ層(InGaN活性層の蒸発抑制層)30を1nm程度堆積させる。このとき、TMGSの流量を変化させてもよい。

【0119】InGaN活性層13を堆積させる後に、アンドープGaNキャップ層30を形成する理由は、次のようにある。アンドープGaNキャップ層30を設けることによって、InGaN活性層13から蒸気圧の数

桁高いInが再蒸発することが抑制できる。本実施形態のように、InGaN活性層13の堆積温度と同じ温度、すなわち、700°CでアンドープGaNキャップ層30を数原子層(1nm)程度堆積することによって、活性層と後で形成されるガイド層との間に急峻な界面が実現できる。

【0120】次に、TMGSの供給も停止し、アンモニアと水素の混合雰囲気で、基板温度を1000~1090°C程度まで昇温し、10分間熱処理を行う。InGaN活性層13は、700°C程度の低温で堆積したため、配向性等の結晶性が悪い。この熱処理は、InGaN活性層13の配向性を上げるためである。本実施形態のように、700°Cの低温でIn再蒸発抑制層(アンドープGaNキャップ層)30をInGaN活性層13上に設けることによって、基板温度を1000°Cに昇温した後、InGaN活性層13に対して充分に熱処理を行うことができる。これによって、InGaN活性層13の配向性は向上できる。

【0121】図14は、InGaN活性層13の室温フォトルミネッセンス強度と、InGaN活性層13に対する熱処理時間との関係を示す。熱処理時間の増加に伴って、発光強度は約1桁増大し、発光効率が著しく向上することが確認される。

【0122】次に、TMGSを20μモル/分、さらに、シクロペンタジエニルマグネシウム(Cp2Mg)を0.1μモル/分供給して、p型GaNガイド層33を堆積させる。

【0123】次に、TMAを上記n型AlGaNクラッド層12を形成する場合の流量と同じ流量で追加し、p型AlGaNクラッド層14を堆積させる。その後、TMAの供給のみを停止し、p型GaNコンタクト層15を堆積させる。

【0124】次に、TMGSおよびCp2Mgの供給を停止し、基板温度を600°Cに降温した後、再びTMGS、TMIおよびCp2Mgを供給してp型In_xGa_{1-x}N(0 < x < 1)からなる中間層31(厚さ: 0.01μm ~ 1μm程度)を堆積させる。p型InGaN中間層31のバンドギャップが小さいので、p型InGaN中間層31とその上に形成されるp型電極(Pt)との間のショットキーボード壁を低減することができ、大幅に抵抗を低減することができる。

【0125】p型InGaN中間層31は、p型InGaNを堆積後、500°C程度で70Torrの減圧水素雰囲気中で熱処理を行うことにより形成できる。減圧の水素雰囲気中であれば、400°C以上の熱処理で、p型不純物の活性化が図れる。窒素原子の解離を抑制することを考慮すると、熱処理温度は、500°C程度の低温が好ましい。

【0126】その後、アンモニアと水素の混合雰囲気で、基板を500°Cまで冷却した後、アンモニアの供給

を停止し、水素雰囲気中で5分間熱処理を行う。

【0127】最後に、n型SiC基板410側に、チタン(Ti)を用いてn型電極418を、p型InGaN中間層31側に白金(Pt)を用いてp型電極417を形成する。Ptを選んだのは、Ptは仕事関数が大きいので、p型InGaN層31との障壁を小さくできるためである。

【0128】上記のように作製した窒化ガリウム系化合物半導体発光素子に、電流を注入しレーザ発振させると、動作電圧は5Vという低い値である。一方、従来の発光素子によると、動作電圧は30V程度である。すなわち、本実施形態によると、発光素子の動作電圧は大幅に低減できる。

【0129】本実施形態のように、n型SiC基板410の上に、低抵抗なn型AlNバッファ層411を設け、導電性を有する基板410の裏面に電極418を形成している。このことによって、従来のように、n側電極を形成するために、基板上にエピタキシャル成長させた半導体多層膜をエッチングする必要がなくなる。

【0130】上記第2の実施形態および本実施形態において、炭化珪素基板が用いられていたが、本発明は、これに限定されない。炭化珪素基板のかわりに、シリコン基板を用い、シリコン基板の表面に、炭化処理によって炭化珪素膜が形成されればよい。また、シリコン基板が、(111)面から3、5度程度で[110]方向に傾斜すれば、炭化珪素基板が用いられる場合と同様な効果が得られる。

【0131】また、これまでの説明において、活性層はInGaNからなるバルクまたはInGaN単一量子井戸であるが、本発明はこれに限定されない。活性層は、図17に示されるように、InGaN系多重量子井戸(multi quantum well)であってもよい。多重量子井戸型発光素子の方が、発光素子の高性能化を図れる。

【0132】多重量子井戸型発光素子の製造については、上記説明した方法が用いられる。InGaN系多重量子井戸発光素子は、次のように形成される。基板上に形成されたn型AlGaNクラッド層(厚さ:0.5μm程度)の上に、n型GaNガイド層(厚さ:0.1μm程度)を成長させ、さらに、In_{0.2}Ga_{0.8}Nウエル層(厚さ:30Å程度)と、In_{0.02}Ga_{0.98}Nバリア層(厚さ:50Å程度)とを交互に9回繰り返して成長させ、その後10番目のIn_{0.2}Ga_{0.8}Nウエル層を成長させる。次に、10番目のIn_{0.2}Ga_{0.8}Nウエル層上に順次、アンドープGaNキャップ層(厚さ:10~30Å程度)、p型GaNガイド層(厚さ:0.1μm程度)、p型AlGaNクラッド層(厚さ:0.5μm程度)、およびp型GaNコンタクト層(厚さ:0.3μm程度)を成長させる。

(第5の実施形態)以下に、第5の実施形態として、窒化ガリウム系化合物半導体発光素子を説明する。本実施

形態の発光素子において、p型GaNガイド層およびp型AlGaNクラッド層のp型ドーパントとして、Mgの代わりに、炭素(C)が用いられている点で、上記実施形態の発光素子と異なる。

【0133】p型GaNガイド層の形成は、TMGを20μモル/分、プロパンを0.5μモル/分供給して行う。p型AlGaNクラッド層の形成は、TMAを2μモル/分、TMGを20μモル/分、プロパンを0.5μモル/分供給して行う。その他の堆積条件は、上記実施形態の場合と同一である。

【0134】図18は、p型GaNガイド層およびInGaN活性層におけるp型不純物濃度のデプスプロファイルを示す。図18に示されるように、従来の発光素子において、p型不純物であるMgは、GaNガイド層の成長中に活性層側へ拡散してしまう。一方、本実施形態の発光素子において、p型不純物である炭素は、GaNガイド層の成長中に活性層側へほとんど拡散していない。炭素は、良好なp型ドーパントであることが分かる。

【0135】また、p型AlGaNクラッド層に対しても、p型ドーパントとして炭素を用いることによって、p型ドーパントがGaNガイド層を介して活性層へ拡散することが防止し、デバイスの信頼性を向上させることができる。なお、GaNガイド層がアンドープの場合、AlGaNクラッド層だけに、炭素をドープしてもよい。さらに、炭素をp型ドーパントとするのは、傾斜基板が用いられている発光素子の場合だけでなく、(0001)ジャスト基板が用いられている発光素子の場合でも有効である。

【0136】

【発明の効果】本発明によれば、次の効果が得られる。

【0137】(1) 基板上に、配向性および表面平坦性に優れた高い品質のGaN単結晶層が作製できる。このGaN単結晶層上に、窒化ガリウム系半導体多層膜を堆積した場合、高い品質の多層膜の成長が可能である。このため、高い効率の発光素子を作製することができる。

【0138】(2) 200°C程度の低い温度で、バッファ層を構成するn型AlN多結晶層を堆積できるので、n型AlN多結晶層の上に、より緻密なGaN単結晶の核を形成できる。このため、高い配向性を有するGaN単結晶層が成長できる。

【0139】(3) 炭化珪素基板は(0001)面から[11-20]方向に傾斜しているので、優れた表面平坦性を有するGaN単結晶層を基板上に成長できる。さらに、炭化珪素基板上に形成されたp型AlGaN層において、Alの組成が増える場合に、p型ドーパントの取り込まれ効率が低下することが抑制できる。

【0140】(4) Siをドープしたn型AlNバッファ層を用いることにより、電気抵抗を小さくできる。しかも、n型SiC基板側に直接n側電極を形成できるので、発光素子の作製において、大幅に工程を簡素化でき

る。

【0141】(5) InGaN活性層の上に、アンドープGaNキャップ層が形成されているので、InGaN活性層/p型GaNガイド層、またはInGaN活性層/p型AlGaNクラッド層の界面の急峻性を向上できる。このため、欠陥を低減でき、発光素子の効率および信頼性が飛躍的に向上する。

【0142】(6) InGaN活性層に対して熱処理を行うことにより、InGaN活性層の配向性が向上する。このため、本発明による発光素子の発光効率は、従来の発光素子のそれより10倍以上に増大する。

【0143】(7) p側電極の下にp型InGaN層が設けられているので、p側電極のコンタクト抵抗を低減でき、発光素子の動作電圧を1/6程度に低減できる。

【0144】(8) p型AlGaNクラッド層のp型ドーパントとして炭素を用いることによって、InGaN活性層にドーパントが拡散することが抑制できるので、発光素子の信頼性および発光効率を大幅に向上できる。

【図面の簡単な説明】

【図1】(a)～(d)は、本発明による窒化ガリウム系半導体の製造工程を示す図

【図2】(a)は本発明による結晶成長のシーケンスを示す図

(b)は従来技術による結晶成長のシーケンスを示す図

【図3】(a)および(b)は、本発明の製造方法によって成長させたGaN単結晶層の表面状態を示す図

(c)および(d)は、従来の製造方法によって成長させたGaN単結晶層の表面状態を示す図

【図4】(a)は本発明の製造方法で成長させたInGaN層の室温フォトルミネッセンスを示す図(b)は従来の製造方法で成長させたInGaN層の室温フォトルミネッセンスを示す図

【図5】(a)～(d)は、本発明による窒化ガリウム系半導体の製造工程を示す図

【図6】本発明による結晶成長のシーケンスを示す図

【図7】炭化珪素基板を用いる場合のAlGaN層の表面ラフネスとAlの組成との関係を示す図

【図8】炭化珪素基板の傾斜角度とAlGaN層の表面ラフネスとの関係を示す図

【図9】炭化珪素基板を用いる場合のAlGaN層中のMgの取り込まれ率とAlの組成との関係を示す図

【図10】(a)は、(0001)ジャスト炭化珪素基板上に形成されたInGaN/GaN/AlN多層膜の断面を示すTEM写真

(b)は、炭化珪素傾斜基板上に形成されたInGaN/GaN/AlN多層膜の断面を示すTEM写真

【図11】本発明によるサファイア基板を用いた発光素

子の構成を示す断面図

【図12】本発明による発光素子の製造するための結晶成長シーケンスを示す図

【図13】(a)は、本発明によるアンドープGaNキャップ層を用いた場合のInGaN活性層/p型GaNガイド層との界面を示す図

(b)は、従来のInGaN活性層/p型GaNガイド層との界面を示す図

【図14】本発明によるInGaN層の発光効率と熱処理の時間との関係を示す図

【図15】本発明によるアンドープGaNキャップ層を形成するシーケンスを示す図であり、

(a)は結晶成長中断がある場合を示す図

(b)は結晶成長中断がない場合を示す図

【図16】本発明による炭化珪素基板を用いた発光素子の構成を示す断面図

【図17】本発明による多重量子井戸型発光素子の構成を示す図

【図18】炭素(本発明によるドーパント)およびMg(従来のドーパント)が活性層への拡散を表す不純物のデプスプロファイルを示す図

【図19】従来のサファイア基板を用いた発光素子の構成を示す断面図

【図20】(a)～(d)は、従来の窒化ガリウム系半導体の製造工程を示す図

【図21】従来の発光素子の製造工程を示す図

【符号の説明】

10 サファイアC面基板

11、211 バッファ層

11a GaN多結晶層

11b、211b GaN単結晶の核層

11c、211c GaN単結晶層

12 n型AlGaNクラッド層

13 InGaN活性層

14 p型AlGaNクラッド層

15 p型GaNコンタクト層

17、417 p側電極

18、418 n側電極

30 アンドープGaNキャップ層 (InGaN活性層の蒸発抑制層)

31 p型InGaN中間層 31

32 n型GaNガイド層

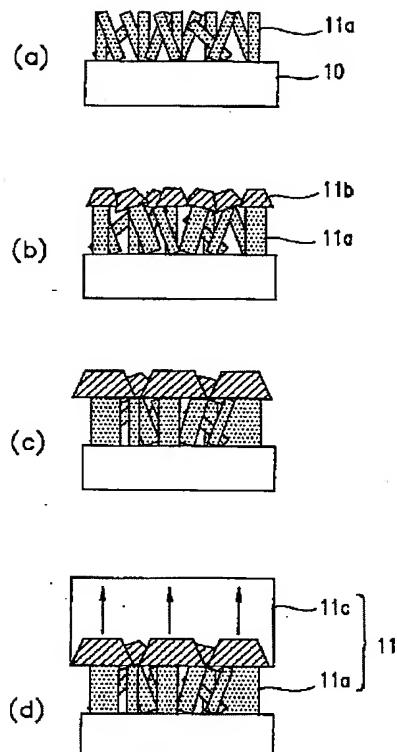
33 p型GaNガイド層

210、410 SiC基板

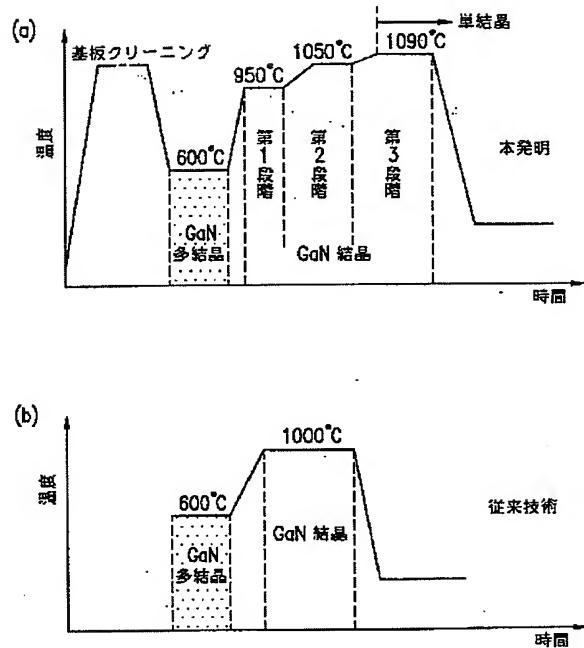
211a AlN多結晶層

411 AlNバッファ層

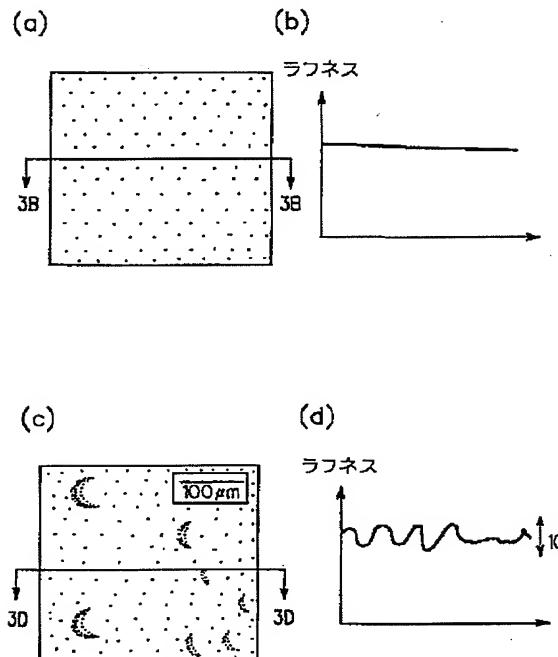
【図1】



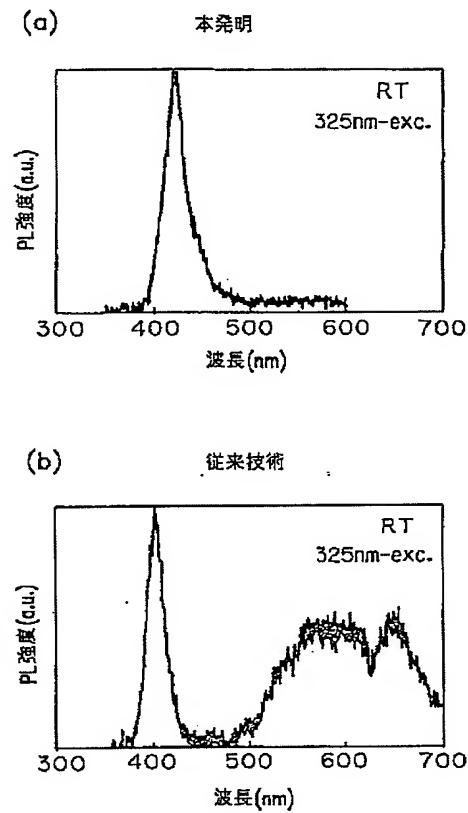
【図2】



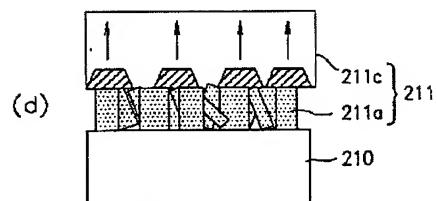
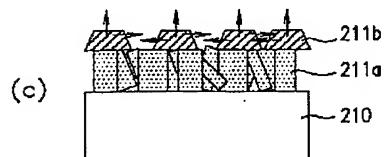
【図3】



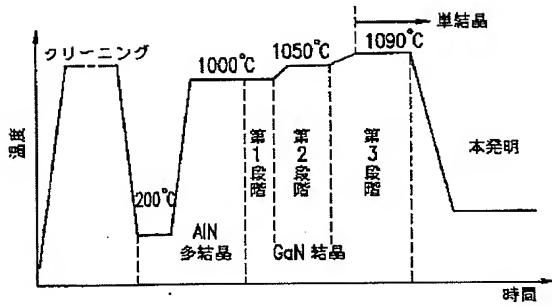
【図4】



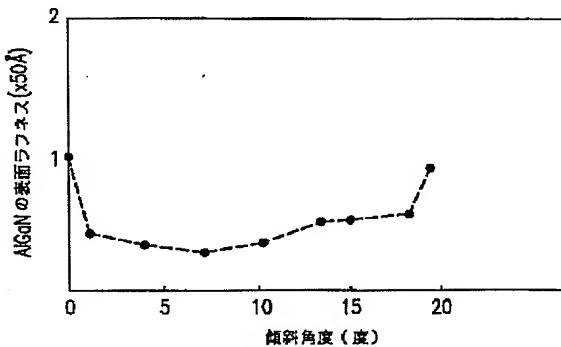
【図5】



【図6】

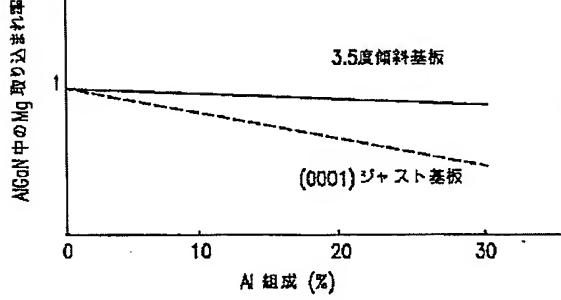
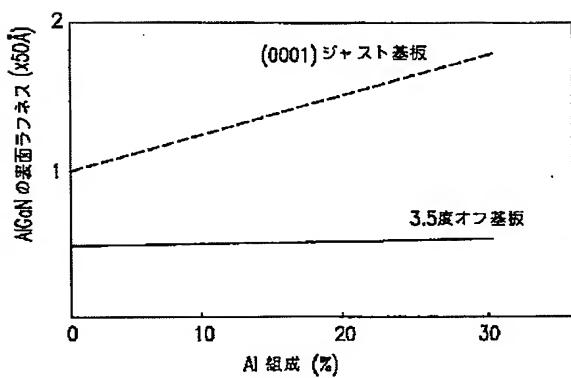


【図8】

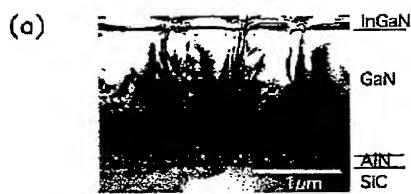


【図9】

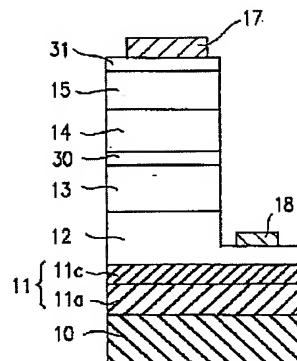
【図7】



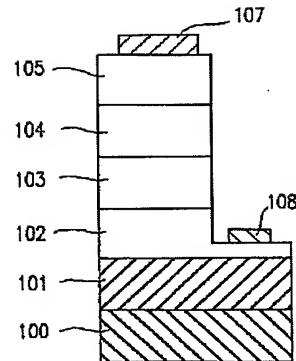
【図10】



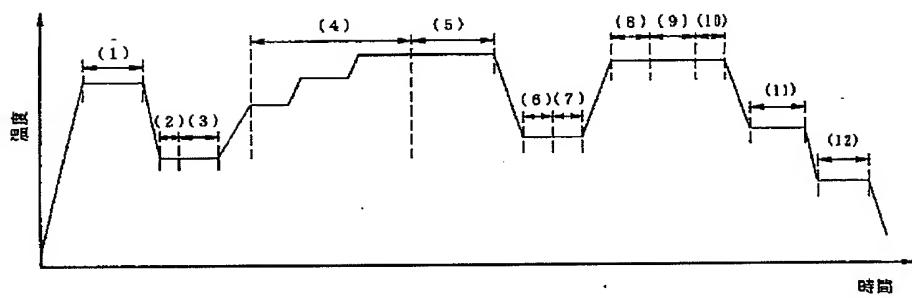
【図11】



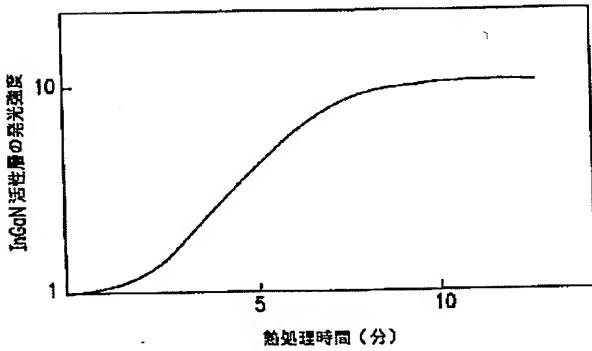
【図19】



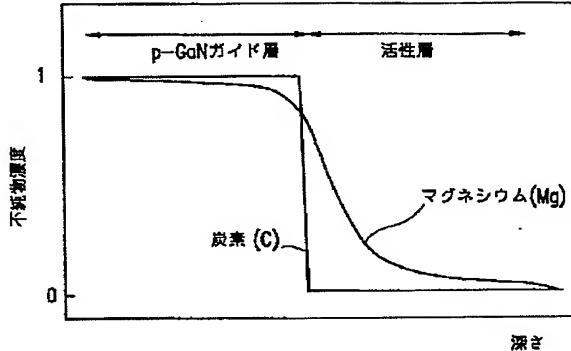
【図12】



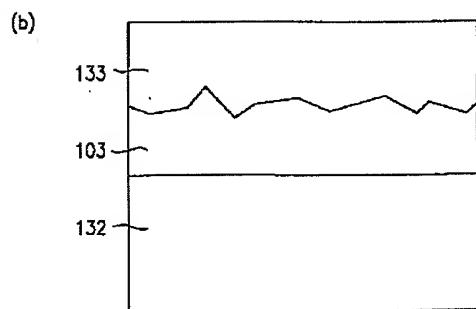
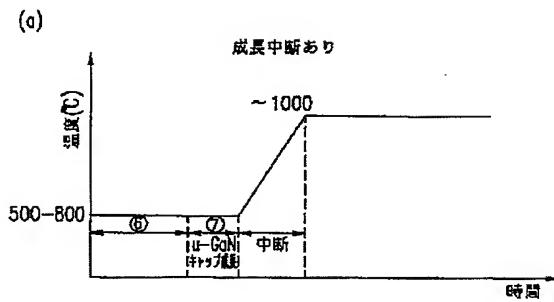
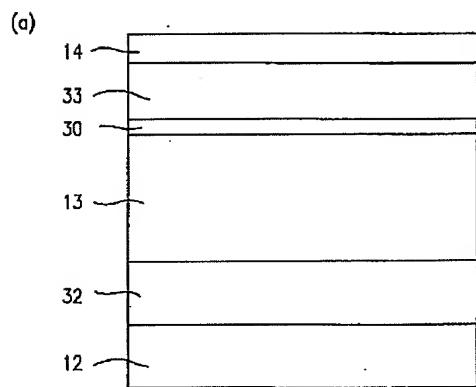
【図14】



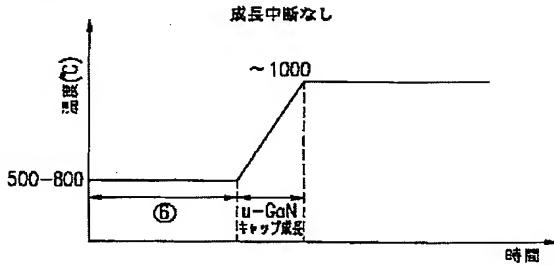
【図18】



【図13】

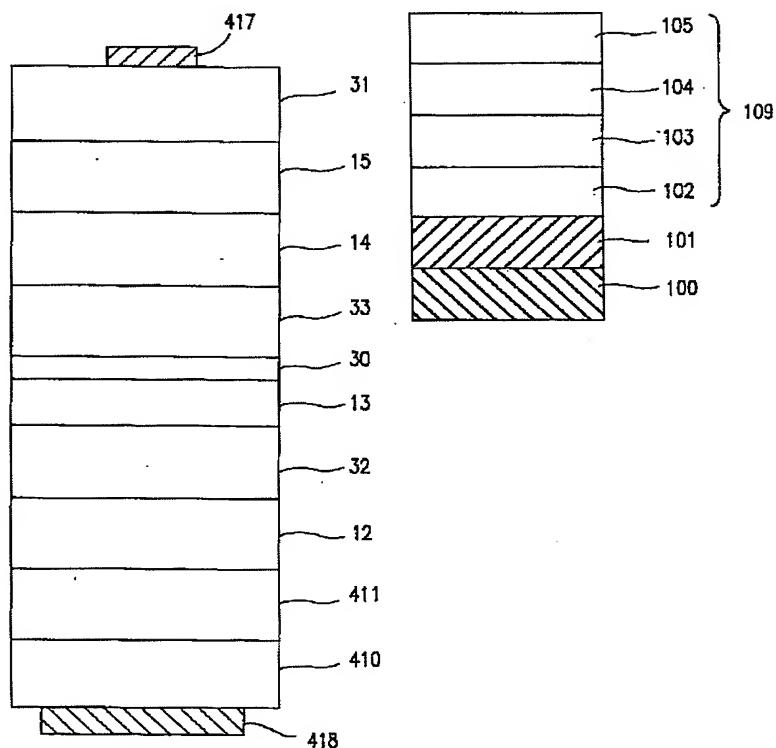


(b)

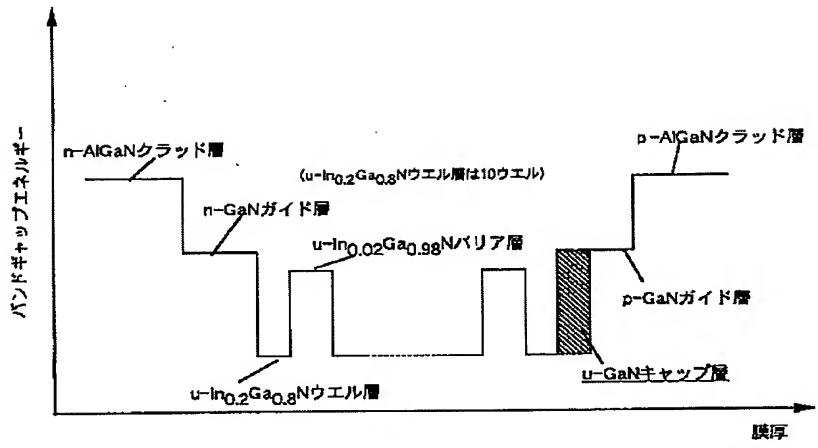


【図16】

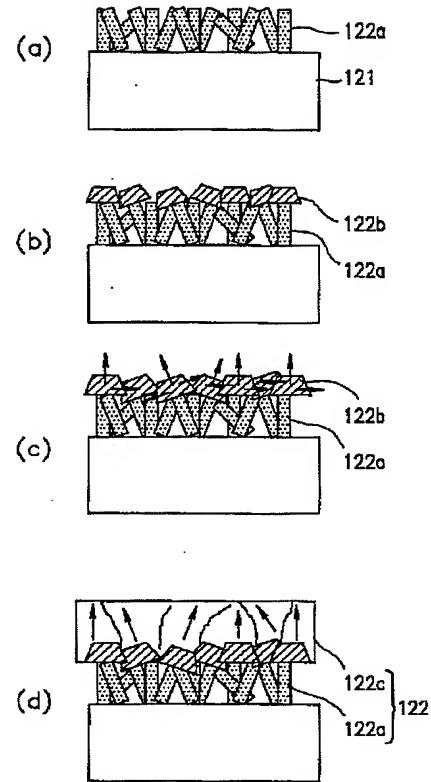
【図21】



【図17】



【図20】



フロントページの続き

(72)発明者 武石 英見

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 上村 信行

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 余 雅博

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 木戸口 獻

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム(参考) 5F041 AA03 AA24 AA40 AA43 CA04
 CA05 CA23 CA24 CA33 CA40
 CA46 CA49 CA57 CA65 CA67
 CA73 CA77 CA82 CB11 CB36
 FF01
 5F045 AA04 AA10 AA19 AB09 AB14
 AC08 AC12 AD10 AD13 AD14
 AF02 AF09 BB12 CA11 DA52
 DA67
 5F073 AA45 AA51 AA73 AA74 AA89
 BA06 CA02 CA07 CB04 CB05
 CB06 CB10 CB17 CB22 DA05
 DA07 DA16 DA35 EA28 EA29